

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-321501

(43)公開日 平成9年(1997)12月12日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 01 P	1/00		H 01 P	1/00
	1/04			Z
	3/08			
H 05 K	3/46		H 05 K	3/46
				N

審査請求 未請求 請求項の数15 O.L (全21頁)

(21)出願番号 特願平8-136831

(22)出願日 平成8年(1996)5月30日

(71)出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目2番3号
(72)発明者 大橋 英征
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
(72)発明者 湯川 秀憲
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
(72)発明者 大和田 哲
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
(74)代理人 弁理士 葛野 信一

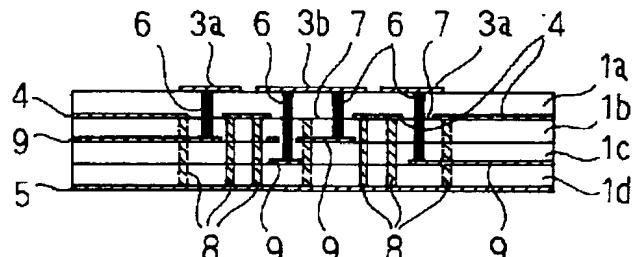
最終頁に続く

(54)【発明の名称】多層高周波回路基板

(57)【要約】

【課題】 この発明は、主としてマイクロ波帯、及びミリ波帯における半導体素子を含むモジュール用の多層高周波回路基板に関するもので、特に不要結合による高周波回路の特性劣化の少ない多層高周波回路基板に関する。

【解決手段】 多層高周波回路基板の外表面上のバイアスパターン3a, 3bと内層バイアスパターン9を接続するバイアス接続用スルーホール6を貫通させるために、第1の接地導体に開けた穴7の周辺に、第1と第2の接地導体4, 5を接続する接地用スルーホール8を高周波信号の最高使用周波数における搬送波長の1/2以下の間隔で配置し、第1と第2の接地導体を高周波的に短絡することにより、バイアスパターンに漏れ込んだ高周波信号が、多層高周波回路基板の第1と第2の接地導体に挟まれた内層を伝搬線路とする不要伝搬モードの発生を抑える。



9：内層バイアスパターン

AM

【特許請求の範囲】

【請求項 1】 多層誘電体基板の第 1 層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第 1 の接地導体を配置し、

第 2 層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、

上記第 1 層の誘電体基板の外表面のバイアスパターンと上記内層バイアスパターンとを接続する複数のバイアス接続用スルーホールを有し、

上記最下層の誘電体基板の外表面に第 2 の接地導体を配置して構成される多層高周波回路基板であって、

上記バイアス接続用スルーホールの周囲に、上記第 1 と第 2 の接地導体を接続した複数の接地用スルーホールを高周波信号の最高使用周波数における伝搬波長の $1/2$ 以下の間隔で配置したことを特徴とする多層高周波回路基板。

【請求項 2】 多層誘電体基板の第 1 層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第 1 の接地導体を配置し、

第 2 層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、

上記第 1 層の誘電体基板の外表面のバイアスパターンと上記内層バイアスパターンとを接続する複数のバイアス接続用スルーホールを有し、

上記最下層の誘電体基板の外表面に第 2 の接地導体を配置して構成される多層高周波回路基板であって、

上記第 1 の接地導体と上記第 2 の接地導体との間を接続した複数の接地用スルーホールを高周波信号の最高使用周波数における伝搬波長の $1/2$ 以下の間隔でほぼ等間隔に配置して構成されるスルーホール列により、上記第 1 と第 2 の接地導体で挟まれた多層誘電体基板内層を 2 以上の領域に区切ることを特徴とする多層高周波回路基板。

【請求項 3】 多層誘電体基板の第 1 層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第 1 の接地導体を配置し、

第 2 層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、

上記第 1 層の誘電体基板の外表面のバイアスパターンと上記内層バイアスパターンとを接続する複数のバイアス接続用スルーホールを有し、

上記最下層の誘電体基板の外表面に第 2 の接地導体を配置して構成される多層高周波回路基板であって、

上記高周波信号を多層誘電体基板の外部回路と接続する接続部分全てが上記第 1 層の誘電体基板の外表面に配置され、

上記多層高周波回路基板の外周側面の第 1 と第 2 の接地導体の間を全外周にわたって接続する接地導体膜を設けたことを特徴とする多層高周波回路基板。

【請求項 4】 多層誘電体基板の第 1 層の誘電体基板の

外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第 1 の接地導体を配置し、

第 2 層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、

上記第 1 层の誘電体基板の外表面のバイアスパターンと上記内層バイアスパターンとを接続する複数のバイアス接続用スルーホールを有し、

上記最下層の誘電体基板の外表面に第 2 の接地導体を配置して構成される多層高周波回路基板であって、

上記高周波信号を多層誘電体基板の外部回路と接続する接続部分全てが上記第 1 層の誘電体基板の外表面に配置され、

上記多層高周波回路基板の外周側面のうち、上記接続部分のある外周側面では第 1 と第 2 の接地導体の間を接続する接地導体膜を設け、その他の外周側面では第 1 と第 2 の接地導体の間を接続する高周波信号の最高使用周波数における伝搬波長の $1/2$ 以下の間隔で配置する接地用半割りスルーホール列を設けたことを特徴とする多層高周波回路基板。

【請求項 5】 高周波信号を多層誘電体基板の外部回路と接続するため、第 1 層の誘電体基板の外表面のマイクロストリップ線路パターンを基板端部まで延ばした接続部の両側近傍に、第 1 の接地導体に接地用スルーホールによって接続されたコプレーナ接地導体パターンを設けたことを特徴とする請求項 3 または請求項 4 記載の多層高周波回路基板。

【請求項 6】 多層誘電体基板の第 1 層の誘電体基板の

外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第 1 の接地導体を配置し、

第 2 層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、

上記最下層の誘電体基板の外表面に第 2 の接地導体を配置して構成される多層高周波回路基板であって、

上記第 1 層から所要の中間層の誘電体基板まで貫通した半導体素子を実装するためのキャビティとそのキャビテ

イの底面全域に接地導体パターンを設け、上記キャビティの内周側面の上記第1の接地導体と上記キャビティの底面の接地導体パターンとの間を全内周にわたって接続する接地導体膜を設けたことを特徴とする多層高周波回路基板。

【請求項7】 多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第1の接地導体を配置し、

第2層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、

上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、

上記第1層から最下層の誘電体基板まで貫通した半導体素子を実装するためのキャビティを設け、

上記キャビティの内周側面の上記第1と第2の接地導体の間を全内周にわたって接続する接地導体膜を設けたことを特徴とする多層高周波回路基板。

【請求項8】 多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第1の接地導体を配置し、

上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、

上記高周波信号を多層高周波回路基板の外部回路と接続するため、上記マイクロストリップ線路パターンを基板端部まで延ばした接続部分の、裏面の上記マイクロストリップ線路のグラウンドを構成する第1の接地導体端部を上記基板端部より内側に配置し、

上記第1の接地導体端部に沿って第1と第2の接地導体の間を接続する複数の接地用スルーホールを、高周波信号の最高使用周波数における伝搬波長の1/2以下の間隔で列状とし1列または複数列配置したことを特徴とする多層高周波回路基板。

【請求項9】 高周波信号を多層高周波回路基板の外部回路と接続するため、マイクロストリップ線路パターンを基板端部まで延ばした接続部分を、他のマイクロストリップ線路パターンより幅の広いパターンとしたことを特徴とする請求項8記載の多層高周波回路基板。

【請求項10】 高周波信号を多層高周波回路基板の外部回路と接続するため、マイクロストリップ線路パターンを基板端部まで延ばした接続部分の両側近傍に、第1の接地導体と接地用スルーホールによって接続されるコプレーナ接地導体パターンを設けたことを特徴とする請求項8記載の多層高周波回路基板。

【請求項11】 多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアス

パターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第1の接地導体を配置し、

第2層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、

上記第1層の誘電体基板の外表面のバイアスパターンと上記内層バイアスパターンとを接続する複数のバイアス接続用スルーホールを有し、

上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、

上記第1層から所要の中間層または最下層の誘電体基板まで貫通した半導体素子を実装するためのキャビティを有し、

上記第1層の誘電体基板の上面に、高周波的に遮蔽手段を有する枠状の誘電体基板と、その上に被せる導体の蓋とを密着させて構成する空間を設けて、上記キャビティに実装する半導体素子を保護し高周波的に遮蔽する気密パッケージとし、

上記気密パッケージの内部に上記導体の蓋と上記第1の接地導体との電気的な短絡手段を設けて、上記気密パッケージの共振周波数を高めたことを特徴とする多層高周波回路基板。

【請求項12】 気密パッケージの内部に導体の蓋と第1の接地導体との電気的な短絡手段として、第1層の誘電体基板上に上記第1の接地導体と接地用スルーホールで接続された接地導体パターンを配置し、上記導体の蓋と上記接地導体パターンとの間に壁状の導体ブロック、もしくは内部に上記第1の接地導体と接続するスルーホールを有する壁状の誘電体ブロックを設けたことを特徴とする請求項11記載の多層高周波回路基板。

【請求項13】 導体の蓋と、第1の接地導体との電気的な短絡手段として設けた壁状の導体ブロック、もしくは内部にスルーホールを有する壁状の誘電体ブロックとの間に、導電性を有するとともに圧力によって変形するシートを設けたことを特徴とする請求項12記載の多層高周波回路基板。

【請求項14】 導体の蓋と、第1の接地導体との電気的な短絡手段として設けた壁状の導体ブロック、もしくは内部にスルーホールを有する壁状の誘電体ブロックとの間に、電気的に接続する半田または導電性接着剤を挿入する穴を上記導体の蓋に設けたことを特徴とする請求項12記載の多層高周波回路基板。

【請求項15】 気密パッケージの内部に導体の蓋と第1の接地導体との電気的な短絡手段として、第1層の誘電体基板上に上記第1の接地導体と接地用スルーホールで接続された接地導体パターンを配置し、上記導体の蓋と上記接地導体パターンとの間にバネ状の導体を設けたことを特徴とする請求項11記載の多層高周波回路基板。

【0001】

【発明の属する技術分野】この発明は、主としてマイクロ波帯、及びミリ波帯における半導体素子を含むモジュールに用いられる多層高周波回路基板に関するもので、特に不要結合による高周波回路の特性劣化の少ない多層高周波回路基板に関する。

【0002】

【従来の技術】従来、この種の多層高周波回路基板として実開平4-123601号公報に示されるものがあつた。図34は上記文献に示された図である。図において、1a～1cは誘電体基板、2はマイクロストリップ線路パターン、3a～3cはバイアスパターン、4、5は接地導体、6はバイアス接続用スルーホール、7はバイアス接続用スルーホールを貫通するために接地導体4に開けた穴、9a、9bは内層バイアスパターン、35はオープンスタブパターンである。誘電体基板1a～1cは間に接地導体4や内層バイアスパターン9a、9bを挟んで積層されており、第1層の誘電体基板1aの上面にマイクロストリップ線路パターン2及びバイアスパターン3a～3cが設けられ、第3層の誘電体基板1cの裏面に接地導体5が密着して設けられている。また、内層パターン9a、9bにはオープンスタブパターン35が設けられている。

【0003】次に動作について説明する。高周波信号はマイクロストリップ線路パターン2と接地導体で構成されたマイクロストリップ線路に加えられ、第1層の誘電体基板1a上を伝搬する。また、誘電体基板1a上に配置された高周波デバイスの半導体素子などに供給される電源や制御信号は、誘電体基板1a上のバイアスパターン3cからバイアス接続用スルーホール6によって接地導体4を貫いて内層バイアスパターン9a、9bに接続され、基板内層を伝搬し再びバイアス接続用スルーホール6によって誘電体基板1a上のバイアスパターン3a、3bに接続される。スルーホールを貫通させるために接地導体4には穴7が開けられている。基板内層に設けられた1/4波長のオープンスタブパターン35は、半導体素子などから電源や制御信号に混ざって漏れ出してバイアスパターンを伝搬してきた高周波信号が、他の半導体素子などに伝わって悪影響を与えることを防ぐために、バイアスパターンを伝搬する高周波信号をこの部分で等価的に短絡するために設けられている。

【0004】半導体素子のバイアス端子などから第1層の誘電体基板表面のバイアスパターン3a、3bに漏れ込んだ高周波信号は、バイアス接続用スルーホール6を通って内層のバイアスパターン9a、9bに加わる。オープンスタブパターン35の電気長が高周波信号の波長の1/4に等しいとき、オープンスタブパターン35は高周波信号に対して等価的に短絡器として働くため、内層バイアスパターンを伝搬してきた高周波信号はオープンスタブパターン35の接続点より先には伝搬しない。

これによって、内層のバイアスパターンを介しての高周波信号の不要結合が抑圧される。なお、バイアスパターンを流れる電源や制御信号に対してはオープンスタブは電気的にほとんど影響を与えない。

【0005】

【発明が解決しようとする課題】従来の多層高周波回路基板は以上のように構成されていて、多層高周波回路基板上に設けられたバイアスパターンに漏れ込んだ高周波信号は、オープンスタブまでバイアス接続用スルーホール6を介して内層バイアスパターン9上を伝搬しており、使用する高周波信号の周波数が高くなると、図35に示すように、この高周波信号の一部が接地導体4と5の間に挟まれた多層高周波回路基板内層を伝送線路とする不要伝搬モードに変換され内層バイアスパターン9とは無関係に基板内層を伝搬してしまうため、この不要伝搬モードが基板上の高周波回路との間で不要な結合を生じたり、他の内層バイアスパターンと結合したりして、高周波回路の特性を劣化させてしまうという問題があつた。

【0006】また、使用する周波数が高くなると、上記のように多層高周波回路基板上に設けられたバイアスパターンに漏れ込んだ高周波信号が基板内層に入るだけでなく、図36に示すように、多層高周波回路基板上のマイクロストリップ線路を伝搬する高周波信号が、バイアス接続用スルーホールを貫通させるため第1層の誘電体基板の裏面の接地導体に設けた穴や、多層高周波回路基板上のマイクロストリップ線路を外部回路と接続する基板外周部分において、多層高周波回路基板内層を伝搬線路とする不要伝搬モードに変換され、高周波回路の特性を劣化させてしまうという問題もあつた。

【0007】この発明は上記のような問題点を解決するためになされたもので、不要結合による高周波回路の特性劣化の少ない多層高周波回路基板を得ることを目的とする。

【0008】

【課題を解決するための手段】上記の目的を達成するために、請求項1に係わる発明の多層高周波回路基板は、多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第1の接地導体を配置し、第2層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、上記第1層の誘電体基板の外表面のバイアスパターンと上記内層バイアスパターンとを接続する複数のバイアス接続用スルーホールを有し、上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、上記バイアス接続用スルーホールの周囲に、上記第1と第502の接地導体を接続した複数の接地用スルーホールを高

周波信号の最高使用周波数における伝搬波長の $1/2$ 以下の間隔で配置したことを特徴とする。

【0009】また、請求項2に係わる発明の多層高周波回路基板は、多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第1の接地導体を配置し、第2層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、上記第1層の誘電体基板の外表面のバイアスパターンと上記内層バイアスパターンとを接続する複数のバイアス接続用スルーホールを有し、上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、上記第1の接地導体と上記第2の接地導体との間を接続した複数の接地用スルーホールを高周波信号の最高使用周波数における伝搬波長の $1/2$ 以下の間隔でほぼ等間隔に配置して構成されるスルーホール列により、上記第1と第2の接地導体で挟まれた多層誘電体基板内層を2以上の領域に区切ることを特徴とする。

【0010】また、請求項3に係わる発明の多層高周波回路基板は、多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第1の接地導体を配置し、第2層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、上記第1層の誘電体基板の外表面のバイアスパターンと上記内層バイアスパターンとを接続する複数のバイアス接続用スルーホールを有し、上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、上記高周波信号を多層誘電体基板の外部回路と接続する接続部分全てが上記第1層の誘電体基板の外表面に配置され、上記多層高周波回路基板の外周側面の第1と第2の接地導体の間を全外周にわたって接続する接地導体膜を設けたことを特徴とする。

【0011】また、請求項4に係わる発明の多層高周波回路基板は、多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第1の接地導体を配置し、第2層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、上記第1層の誘電体基板の外表面のバイアスパターンと上記内層バイアスパターンとを接続する複数のバイアス接続用スルーホールを有し、上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、上記高周波信号を多層誘電体基板の外部回路

と接続する接続部分全てが上記第1層の誘電体基板の外表面に配置され、上記多層高周波回路基板の外周側面のうち、上記接続部分のある外周側面では第1と第2の接地導体の間を接続する接地導体膜を設け、その他の外周側面では第1と第2の接地導体の間を接続する高周波信号の最高使用周波数における伝搬波長の $1/2$ 以下の間隔で配置する接地用半割りスルーホール列を設けたことを特徴とする。

【0012】また、請求項5に係わる発明の多層高周波回路基板は、請求項3または請求項4記載の多層高周波回路基板の高周波信号を多層誘電体基板の外部回路と接続するため、第1層の誘電体基板の外表面のマイクロストリップ線路パターンを基板端部まで延ばした接続部の両側近傍に、第1の接地導体に接地用スルーホールによって接続されたコプレーナ接地導体パターンを設けたことを特徴とする。

【0013】また、請求項6に係わる発明の多層高周波回路基板は、多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第1の接地導体を配置し、第2層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、上記第1層から所要の中間層の誘電体基板まで貫通した半導体素子を実装するためのキャビティとそのキャビティの底面全域に接地導体パターンを設け、上記キャビティの内周側面の上記第1の接地導体と上記キャビティの底面の接地導体パターンとの間を全内周にわたって接続する接地導体膜を設けたことを特徴とする。

【0014】また、請求項7に係わる発明の多層高周波回路基板は、多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第1の接地導体を配置し、第2層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、上記第1層から最下層の誘電体基板まで貫通した半導体素子を実装するためのキャビティを設け、上記キャビティの内周側面の上記第1と第2の接地導体の間を全内周にわたって接続する接地導体膜を設けたことを特徴とする。

【0015】また、請求項8に係わる発明の多層高周波回路基板は、多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターンを、裏面に上記マイクロストリップ線路のグラウ

ンドを構成する第1の接地導体を配置し、上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、上記高周波信号を多層高周波回路基板の外部回路と接続するため、上記マイクロストリップ線路パターンを基板端部まで延ばした接続部分の、裏面の上記マイクロストリップ線路のグラウンドを構成する第1の接地導体端部を上記基板端部より内側に配置し、上記第1の接地導体端部に沿って第1と第2の接地導体の間を接続する複数の接地用スルーホールを、高周波信号の最高使用周波数における伝搬波長の1/2以下の間隔で列状とし1列または複数列配置することを特徴とする。

【0016】また、請求項9に係わる発明の多層高周波回路基板は、請求項8記載の多層高周波回路基板の高周波信号を多層高周波回路基板の外部回路と接続するため、マイクロストリップ線路パターンを基板端部まで延ばした接続部分を、他のマイクロストリップ線路パターンより幅の広いパターンとしたことを特徴とする。

【0017】また、請求項10に係わる発明の多層高周波回路基板は、請求項8記載の多層高周波回路基板の高周波信号を多層高周波回路基板の外部回路と接続するため、マイクロストリップ線路パターンを基板端部まで延ばした接続部分の両側近傍に、第1の接地導体と接地用スルーホールによって接続されるコプレーナ接地導体パターンを設けたことを特徴とする。

【0018】また、請求項11に係わる発明の多層高周波回路基板は、多層誘電体基板の第1層の誘電体基板の外表面に高周波信号を伝送するマイクロストリップ線路パターン及び電源または制御信号を伝送するバイアスパターンを、裏面に上記マイクロストリップ線路のグラウンドを構成する第1の接地導体を配置し、第2層から最下層までの誘電体基板には少なくとも電源または制御信号を伝送する内層バイアスパターンを配置し、上記第1層の誘電体基板の外表面のバイアスパターンと上記内層バイアスパターンとを接続する複数のバイアス接続用スルーホールを有し、上記最下層の誘電体基板の外表面に第2の接地導体を配置して構成される多層高周波回路基板であって、上記第1層から所要の中間層または最下層の誘電体基板まで貫通した半導体素子を実装するためのキャビティを有し、上記第1層の誘電体基板の上面に、高周波的に遮蔽手段を有する枠状の誘電体基板と、その上に被せる導体の蓋とを密着させて構成する空間を設けて、上記キャビティに実装する半導体素子を保護し高周波的に遮蔽する気密パッケージとし、上記気密パッケージの内部に上記導体の蓋と上記第1の接地導体との電気的な短絡手段を設けて、上記気密パッケージの共振周波数を高めたことを特徴とする。

【0019】また、請求項12に係わる発明の多層高周波回路基板は、請求項11記載の多層高周波回路基板の気密パッケージの内部に導体の蓋と第1の接地導体との

電気的な短絡手段として、第1層の誘電体基板上に上記第1の接地導体と接地用スルーホールで接続された接地導体パターンを配置し、上記導体の蓋と上記接地導体パターンとの間に壁状の導体ブロック、もしくは内部に上記第1の接地導体と接続するスルーホールを有する壁状の誘電体ブロックを設けたことを特徴とする。

【0020】また、請求項13に係わる発明の多層高周波回路基板は、請求項12記載の多層高周波回路基板の導体の蓋と、第1の接地導体との電気的な短絡手段として設けた壁状の導体ブロック、もしくは内部にスルーホールを有する壁状の誘電体ブロックとの間に、導電性を有するとともに圧力によって変形するシートを設けたことを特徴とする。

【0021】また、請求項14に係わる発明の多層高周波回路基板は、請求項12記載の多層高周波回路基板の導体の蓋と、第1の接地導体との電気的な短絡手段として設けた壁状の導体ブロック、もしくは内部にスルーホールを有する壁状の誘電体ブロックとの間に、電気的に接続する半田または導電性接着剤を挿入する穴を上記導体の蓋に設けたことを特徴とする。

【0022】また、請求項15に係わる発明の多層高周波回路基板は、請求項11記載の多層高周波回路基板の気密パッケージの内部に導体の蓋と第1の接地導体との電気的な短絡手段として、第1層の誘電体基板上に上記第1の接地導体と接続用スルーホールで接続された接地導体パターンを配置し、上記導体の蓋と上記接地導体パターンとの間にバネ状の導体を設けたことを特徴とする。

【0023】

【発明の実施の形態】

実施の形態1. 図1はこの発明の実施の形態1を示す多層高周波回路基板にモノリシックマイクロ波集積回路(以下、MMICと呼ぶ)などの半導体素子を実装した場合の外観図である。図2はこの発明の実施の形態1を示す多層高周波回路基板の上面パターン図である。図3は図2の多層高周波回路基板のA-A'断面図である。但し、図3では図面が複雑になるため接続用スルーホール8は一部分を示している。図2、図3において、1a～1dは誘電体基板、2a、2bはマイクロストリップ線路パターン、3a～3dはバイアスパターン、4、5は接地導体、6はバイアス接続用スルーホール、7は接続導体4に開けられた穴、8は接続導体4と接続導体5を短絡するための接続用スルーホール、9は内層バイアスパターン、11は誘電体基板1aをくりぬいて形成されたキャビティである。第1層の誘電体基板上のバイアスパターン3と内層バイアスパターン9は、接続導体4に開けられた穴7を貫通させて設けられたバイアス接続用スルーホール6によって接続されている。また、MMICなどの半導体素子を実装するために誘電体基板1aをくりぬいて形成されたキャビティ11の底面には接

40

50

地導体4が露出されている。バイアス接続用スルーホール6を貫通させるために接地導体4に開けた穴7の周りには、使用する高周波信号の最高周波数における伝搬波長の1/2以下の間隔で接地導体4と接地導体5を接続するための接地用スルーホール8を複数設けている。

【0024】次に動作について説明する。既に説明したように、多層高周波回路基板内層を伝搬する不要伝搬モードは、図4に示すように第1の接地導体4と第2の接地導体5の2つの導体面の間に導体面に垂直な電界36が発生するモードであり、平行平板モードや方形導波管のTE10モードに類似した電磁界分布を有している。このようなモードは、第1の接地導体4と第2の接地導体5の間に電位差が生じることによって発生し、2つの接地導体の間に電位差が生じる限り内層バイアスピナーとは全く無関係に基板内層を伝搬することができる。このため、多層高周波回路基板のマイクロストリップ線路を伝搬する高周波信号や、半導体素子のバイアス端子から漏れだした高周波信号の一部が、このような不要伝搬モードに変換されると、高周波回路間の不要結合が起きたり、バイアス端子から他の高周波信号が漏れ込んで半導体素子の動作が不安定になるなど多層高周波回路基板の高周波特性を劣化させる原因となる。

【0025】図2に示す多層高周波回路基板では、バイアス接続用スルーホール6を貫通させるために第1の接地導体4に設けた穴7の部分において、バイアスピナー3a～3cを伝搬してきた高周波信号がバイアス接続用スルーホール6を通って穴7を通過して基板内層に入ることや、穴7の近くに配置されたマイクロストリップ線路を伝搬する高周波信号のグラウンド電流が穴7の周辺を流れることなどによって、2つの接地導体4、5の間に電位差が生じる。このため、この穴7の周辺に接地用スルーホール8を複数設けて2つの接地導体4、5間を短絡することによって、不要伝搬モードが発生することを抑圧している。このとき、隣り合う接地用スルーホール8の間隔が伝搬波長の1/2以上であると、2本のスルーホールの間の部分を方形導波管のTE10モードと同様の電磁界を有する不要伝搬モードが伝搬してしまうため、使用する高周波信号の最高周波数における伝搬波長の1/2以下の間隔になるように接地用スルーホール8を配置して、2つの接地導体4、5の間を高周波的に十分に短絡している。このように、この実施の形態1においては接地導体4にあいた穴の周辺において2つの接地導体を短絡することによって、不要伝搬モードの発生が少なく高周波特性が良好な多層高周波回路基板が得られるという利点がある。

【0026】上記の説明では、多層高周波回路基板の誘電体の層数が4の場合について説明したが、この原理は、任意の層数の誘電体基板を有する多層高周波回路基板についても同様に成り立つ。また、上記の説明では、接地導体が2の場合について述べたが、この原理はこの

他に複数の接地導体が存在する場合についても同様に成り立つ。

【0027】さらに、上記の説明では、2つの接地導体を短絡する手段としてスルーホールを用いたが、セラミックの焼成基板やMMICなどで用いられるVIAホールを用いても全く同様の効果が得られる。

【0028】実施の形態2、図5はこの発明の実施の形態2を示す多層高周波回路基板の上面パターン図である。図6は図5の多層高周波回路基板のB-B'断面図

10 である。図において、2cはマイクロストリップ線路パターン、3e～3hはバイアスピナー、11a、11bは半導体素子を実装するキャビティで、図2、図3に示した例と同一部分には同一符号を付している。この実施の形態2においては、多層高周波回路基板の第1層の誘電体基板1aの2箇所をくりぬいて11aと11bの2つのキャビティが設けられている。この実施の形態2においては、接地導体4と接地導体5を短絡するための接地用スルーホール8は、接地導体4と接地導体5の間に挟まれた多層高周波回路基板の内層部分をキャビティ20 11aとキャビティ11bの間で2つの領域に高周波的に区切るように列状に配置している。ここで、隣り合う接地用スルーホールの間隔は使用する高周波信号の最高周波数における伝搬波長の1/2以下との間隔としている。

【0029】次に、動作について説明する。ここでは、多層高周波回路基板の表面に設けられた2つのキャビティ11a、11bそれぞれにMMIC増幅器を実装し、2段の直列増幅回路を構成した場合を考える。このような構成の場合、増幅回路全体の利得は非常に大きくなるため、2段目の増幅器の出力信号が1段目の増幅器の入力に結合した場合、増幅回路の動作が不安定になることがある。この実施の形態2においては、2つの接地導体4、5で挟まれた多層高周波回路基板内層に漏れ込んだ高周波信号によって、1段目の増幅器と2段目の増幅器との間で不要な結合が起こるのを防ぐため、1段目の増幅器が実装されるキャビティ11aと2段目の増幅器が接続されるキャビティ11bの間で、接地用スルーホール8を列状に設けて2つの接地導体を短絡することによって、多層高周波回路基板内層を高周波的に区切っている。

40 列状に配置した接地用スルーホール8は、その間隔が高周波信号の最高使用周波数における伝搬波長の1/2以下であれば、2つの接地導体によって挟まれた多層高周波回路基板内層を伝搬する不要モードに対して等価的に電気壁として作用するため、基板内層に漏れ込んだ高周波信号はスルーホール列で区切られた内部に閉じ込められる。これによって、たとえ第2の増幅器側で基板内層に高周波信号が漏れ込んでも、スルーホール列によって区切られているためにこの高周波信号が第1の増幅器側に伝搬することはなく、安定した増幅回路の動作が得られる。

【0030】実施の形態3. 図7はこの発明の実施の形態3を示す多層高周波回路基板の上面パターン図である。図において、実施の形態2と同様に、第1の接地導体4と第2の接地導体5の間に挟まれた多層高周波回路基板内層部分を、2つの接地導体を短絡する接地用スルーホール8を列状に配置することによって区切っているが、ここでは図5に示すようなキャビティ11aとキャビティ11bの間を区切るのではなく、図7に示すように基板内層を幅がd1, d2, d3の帯状の3つの領域に区切っている。

【0031】次に動作について説明する。2つの接地導体4, 5で挟まれた多層高周波回路基板内層を、2つの接地導体を短絡する列状の接地用スルーホール8によって幅d1, d2, d3の帯状の領域に区切ると、それぞれの領域は等価的に横幅がd1, d2, d3の方形導波管と同じと見なすことができる。このとき、d1, d2, d3それぞれが、使用的する高周波信号の基板内における伝搬波長の1/2以下であれば、高周波信号の周波数においてそれぞれの領域は遮断導波管と見なすことができる。このため、第1の接地導体4に開けた穴7などから高周波信号が不要伝搬モードとして多層高周波回路基板内層に漏れ込んでも、基板内層は不要伝搬モードに対して遮断となっているため、高周波信号は基板内層を伝搬することができない。従って、基板内層を介しての不要結合を抑圧することができる。また、このように基板内層を帯状の領域に区切ることによって、帯状の領域の中では内層バイアスパターンを自由に引き回すことができるため、キャビティ11aのバイアス信号とキャビティ11bのバイアス信号を内層バイアスパターンを用いて接続する場合などに、内層バイアスパターンの配置が容易に行えるという利点もある。

【0032】実施の形態4. 図8はこの発明の実施の形態4を示す多層高周波回路基板の斜視図である。図において、10は基板側面の接地導体膜である。図2, 図3に示した例と同一部分には同一符号を付している。この実施の形態4においては、多層高周波回路基板の外周側面全てにおいて、第1の接地導体4と第2の接地導体5との間を接続する接地導体膜10が設けられ、第1の接地導体と第2の接地導体の間は電気的に接続されている。

【0033】次に動作について説明する。先ず、図9は従来の多層高周波回路基板の接続部の高周波信号電流の流れを説明する模式図である。図において、8a, 8bは接地用スルーホール、15はボンディングワイヤ、16はグラウンド電流、100は2つの多層高周波回路基板を固定するためのキャリア、101a, 101bは多層高周波回路基板で、図2, 図3に示した例と同一部分には同一符号を付している。多層高周波回路基板101a, 101bは半田付けなどによってキャリア100に固定されており、2つの多層高周波回路基板のマ

イクロストリップ線路パターン2a, 2bはボンディングワイヤ15によって電気的に接続されている。このような多層高周波回路基板内部においては、高周波信号の電流は、第1層の誘電体基板1aの外表面に配置されたマイクロストリップ線路パターン2a上を流れ、それに伴うグラウンド電流が第1の接地導体4aを流れる。基板間の接続部においては、マイクロストリップ線路パターンを流れる高周波信号の電流はボンディングワイヤ15を介して直接接続されるが、第1の接地導体4aを流れるグラウンド電流16は、図9に矢印で示すように基板内層に設けられた接地用スルーホール8aなどを流れて第2の接地導体5aに移り、キャリア100を介して隣接の多層高周波回路基板101bの第2の接地導体5bに流れ、再び接地用スルーホール8bなどを流れて第1の接地導体4bに流れる。

【0034】このとき、接地用スルーホール8a, 8bは高周波信号に対してインダクタンス成分を有するため、図9に示すように多層高周波回路基板内部の接地用スルーホール8a, 8bを介してグラウンド電流が流れた場合、接地用スルーホール8a, 8bで接続されている2つの接地導体の間（4aと5aの間、及び4bと5bの間）には高周波信号の電位差が生じる。特に高周波信号の周波数が高い場合や多層高周波回路基板の厚さが厚い場合、スルーホールの高周波信号に対するインピーダンスは高くなるため、2つの接地導体の間の電位差は大きくなる。2つの接地導体の間に電位差が生じると、2つの接地導体で挟まれた基板内層に不要伝搬モードが励振されてしまうため、高周波回路間の不要結合などの原因となり、高周波回路の特性を劣化させてしまう。また、図9に示す構造では、接地用スルーホール8a, 8bからそれぞれ基板端面までの間の第1の接地導体4c, 4dがグラウンド電流に対してオープンタブのように動作するため、この部分の長さが高周波信号の波長のおよそ1/4の長さ、あるいはその奇数倍の長さになる周波数において共振を生じて、接続部における高周波信号の反射特性が大きく劣化してしまうという問題も生じる。

【0035】上記の図9に対して、図10はこの発明の実施の形態4を示す多層高周波回路基板の接続部の高周波信号接地電流の流れを説明する模式図である。図において、101c, 101dはこの発明の実施の形態4を示す多層高周波回路基板である。図9に示した例と同一部分には同一符号を付している。このような構造においては、多層高周波回路基板上の第1の接地導体4aを流れるグラウンド電流16は、矢印が示すように基板側面に設けた接地導体膜10を通って第2の接地導体5aに流れ、キャリア100を介して接続する他方の多層高周波回路基板に流れる。隣接の多層高周波回路基板側面に設けた接地導体膜10の高周波信号に対するインピーダンスは、接地用スルーホール8a, 8bの場合に比べて

十分に小さいため、2つの接地導体の間（4aと5aの間、及び4bと5bの間）に電位差はほとんど生じない。また、高周波回路の接続部以外の基板外周側面においても接地導体膜10によって2つの接地導体の間（4aと5aの間及び4bと5bの間）を短絡しているため、基板内層部分は接地導体膜で囲まれて電気的にシールドされた状態となっている。従って、このような構造の多層高周波回路基板を外部回路と接続した場合、接続部分におけるグラウンド電流によっては基板内層に不要伝搬モードはほとんど励振されず、高周波回路の特性の劣化が抑えられる。また、2つの接地導体を基板端面で接地導体膜10によって接続しているため、図9に示すように接地導体4がオープンスタブとなることがなくなるため、接続部における高周波信号の反射特性も改善されるという利点もある。

【0036】実施の形態5、図11はこの発明の実施の形態5を示す多層高周波回路基板の斜視図である。図において、12は基板側面に設けられた半分に分割されたスルーホール（以下、接地用半割スルーホールと呼ぶ）である。図8に示した例と同一部分には同一符号を付している。この実施の形態5においては、多層高周波回路基板の外周側面のうち、多層高周波回路基板上の高周波回路を多層高周波回路基板の外部回路と接続するためにマイクロストリップ線路パターン2を基板端部まで延ばしている外周側面では、第1の接地導体4と第2の接地導体5との間に接地導体膜10を設けて接地導体4、5の間を電気的に接続しており、その他の外周側面では、接地用半割スルーホール12を基板外周側面に沿って等間隔に配置して接地導体4、5の間を電気的に接続している。なお、接地用半割りスルーホール12の間隔は使用する高周波信号の最高周波数における伝搬波長の1/2以下の間隔にしている。

【0037】次に動作について説明する。多層高周波回路基板を外部回路と接続する場合に高周波信号のグラウンド電流が集中するマイクロストリップ線路パターンの直下の基板側面においては、接地導体4、5の間を接続導体膜10によって確実に短絡することによって多層高周波回路基板の内層に不要伝搬モードが励振されることを防いでいる。マイクロストリップ線路パターンのない部分の基板側面においては、高周波信号のグラウンド電流はほとんど流れないと、使用する高周波信号の最高周波数における伝搬波長の1/2以下の間隔で配置した接地用半割スルーホール12を用いて接地導体4、5の間を電気的に短絡している。接地用半割りスルーホール12を用いて接地導体4、5を短絡した場合、基板側面全面に接地導体膜を設けた場合に比べて2つの接地導体の間を接続するインピーダンスは高くなるが、多層高周波回路基板の内層部分をシールドする効果としては十分である。従って、この実施の形態5によれば、実施の形態4と同様の効果が得られるとともに、基板製造技術上

から基板側面に接地導体膜を設けるよりも容易に作成することができるスルーホールを多用しているため、多層高周波回路基板の製造が容易になるという利点も有する。

【0038】なお、この実施の形態5においては、外部回路と接続するためのマイクロストリップ線路パターンが存在する多層高周波回路基板側面の全面に接地導体膜10を設けた場合について説明したが、高周波信号のグラウンド電流が集中するのはこの導体膜のうちのマイクロストリップ線路パターンの直下のマイクロストリップ線路パターン幅の数倍の部分だけであるから、それ以外の部分の接続導体膜10を伝搬波長の1/2以下の間隔で配置した接地用半割りスルーホール12に置き換える同様の効果が得られる。

【0039】実施の形態6、図12はこの発明の実施の形態6を示す多層高周波回路基板の斜視図である。図13は図12の多層高周波回路基板端部の基板断面図である。図において、13はコプレーナ接地導体パターン、14は接地用スルーホールである。図8に示した例と同一部分には同一符号を付している。この実施の形態6においては、実施の形態4と同様に多層高周波回路基板の外周側面全周にわたって、第1の接地導体4と第2の接地導体5との間に、接続導体膜10が設けられ、第1の接地導体と第2の接地導体の間が電気的に接続されている。多層高周波回路基板上の高周波回路を多層高周波回路基板の外部回路と接続する部分において、基板端部まで延ばしたマイクロストリップ線路パターン2a、2bの両側近傍に、スルーホール14によって接続導体4に接続されたコプレーナ接地導体パターンが配置されており、マイクロストリップ線路はストリップ導体両側近傍に接続導体を有するコプレーナ線路の形状になっている。

【0040】次に動作を説明する。図14は図12の多層高周波回路基板接続部の細部構造を説明する図である。図において、15はボンディングワイヤ、101a、101bはこの実施の形態6を示す多層高周波回路基板、100は多層高周波回路基板を固定するためのキャリアである。2つの多層高周波回路基板のマイクロストリップ線路パターン同士、及びコプレーナ接地導体パターン同士がボンディングワイヤによって接続されている。このような構造において、多層高周波回路基板上のマイクロストリップ線路を伝搬してきた高周波信号のグラウンド電流は、接続導体4から接続用スルーホール14を介してコプレーナ接地導体パターン13に流れ、ボンディングワイヤ15を介して他方の多層高周波回路基板に流れれる。この場合、実施の形態4または実施の形態5の場合のように基板側面の接続導体膜10を流れてキャリア100を介してグラウンド電流が流れの場合に比べて、グラウンド電流の流れる経路が短くて済むため、接続部における高周波信号の反射特性が改善されるとい

う利点がある。

【0041】実施の形態 7

図15はこの発明の実施の形態7を示す多層高周波回路基板の斜視図である。図において、17は接地導体パターン、18はキャビティ側面の接地導体膜である。図8に示した例と同一部分には同一符号を付している。図16は図15の多層高周波回路基板にMMICなどの半導体素子を実装した場合の基板断面図である。102は半導体素子、105はボンディングワイヤである。ここでは多層高周波回路基板の第1層の誘電体基板1aより厚さの厚い半導体素子102を実装するため、第1層の誘電体基板1aから第3層の誘電体基板1cまでをくりぬいてキャビティ11が設けられている。接地導体パターン17は第4層の誘電体基板1dの上面に、キャビティ11の底面の全面を被うように設けられている。キャビティ内周側面の第1の接地導体4とキャビティ11の底面の接地導体パターン17との間を全内周にわたって接続する接地導体膜18を設けている。半導体素子102は接地導体パターン17の上に半田付けなどによって取り付けられている。半導体素子上の高周波回路、及びバイアス回路は、ボンディングワイヤ15によって、多層高周波回路基板の第1層の外表面のマイクロストリップ線路パターン2、及びバイアスパターン3と接続されている。

【0042】次に動作を説明する。MMICなどの半導体素子の高周波回路はマイクロストリップ線路で構成されることが多く、このような構成では高周波信号のグラウンド電流は半導体素子裏面に設けられた接地導体を流れる。このため、通常このような半導体素子は、外部回路のマイクロストリップ線路と共に接地導体の上に半田付けなどによって実装して使用される。しかし、この実施の形態7のように多層高周波回路基板上のマイクロストリップ線路の基板厚と半導体素子の厚さが大きく異なる場合、半導体素子と多層高周波回路基板のマイクロストリップ線路パターンの高さを揃えるために多層高周波回路基板上のマイクロストリップ線路のグラウンドを構成している第1の接地導体4をつらぬいて深いキャビティを設ける必要がある。この場合、半導体素子と多層高周波回路基板の高周波信号を接続する部分において、多層高周波回路基板の内層部分の層間を横切る形で高周波信号のグラウンドを接続する必要があるため、実施の形態4における説明と同様に、マイクロストリップ線路のグラウンドの接続方法によってはグラウンド電流が基板内層に流れ込んで不要伝搬モードが励振されるという問題が発生する。この実施の形態7においては、キャビティの内周側面に全周にわたって接地導体膜18を設けて接地導体4と接地導体パターン17を接続しているため、接続部におけるグラウンド電流16は図16中の矢印で示すように流れる。従って、多層高周波回路基板内層に高周波信号のグラウンド電流が流れないと、多層

高周波回路基板内層において不要伝搬モードが励振されず、高周波回路の不要結合を抑圧できるという利点がある。

【0043】なお、この実施の形態7においては、多層高周波回路基板を構成する誘電体基板の層数が4で、キャビティの深さが第1層の誘電体基板1aから第3層の誘電体基板1cまでの場合について説明したが、多層高周波回路基板の層数及びキャビティの深さが異なる場合でも、同様に成立つ。

- 10 【0044】実施の形態8、図17はこの発明の実施の形態8を示す多層高周波回路基板の斜視図である。図18は図17の多層高周波回路基板にMMICなどの半導体素子を実装した場合の基板断面図である。図8、図15に示した例と同一部分には同一符号を付している。ここでは多層高周波回路基板の厚さと同程度の厚さの半導体素子102を実装するため、第1層の誘電体基板1aから第4層（最下層）の誘電体基板1dまでをくりぬいて多層高周波回路基板の裏表を貫通したキャビティ11が設けられている。キャビティ内周側面の第1の接地導体4と第2の接地導体5との間を全内周にわたって接続する接地導体膜18を設けている。半導体素子102、及び多層高周波回路基板101はキャリア100の上に半田付けなどによって取り付けられている。半導体素子上の高周波回路、及びバイアス回路は、ボンディングワイヤ15によって、多層高周波回路基板の第1層の外表面のマイクロストリップ線路パターン2a、2b及びバイアスパターン3a～3bと接続されている。

【0045】次に動作を説明する。この実施の形態8においては、キャビティ内周側面に全周にわたって接地導体膜18を設けて接地導体4と接続しておるため、接続部におけるグラウンド電流16は図18中に矢印で示したように流れ。従って、実施の形態7と同様に多層高周波回路基板内層に高周波信号のグラウンド電流が流れないと、多層高周波回路基板内層において不要伝搬モードが励振されず、高周波回路の不要結合を抑圧できるという利点がある。

【0046】なお、この実施の形態8においては、多層高周波回路基板を構成する誘電体基板の層数が4の場合について説明したが、この原理は多層高周波回路基板の層数が異なる場合でも同様に成立する。

【0047】実施の形態9、図19はこの発明の実施の形態9を示す多層高周波回路基板端部の上面パターン図である。図20は図19の多層高周波回路基板端部の基板断面図である。8は接地用スルーホールである。図8に示した例と同一部分には同一符号を付している。この実施の形態9においては、多層高周波回路基板上の高周波回路を多層高周波回路基板の外部回路と接続するため、マイクロストリップ線路パターン2を基板端部まで延ばしている部分について、第1の接地導体4の端部を基板端部より内側に配置し、第1の接地導体4の端部に沿

って複数の接地用スルーホール8を列状に配置して、第1の接地導体4と第2の接地導体5を接続している。なお、接地用スルーホール8の間隔は使用する高周波信号の最高周波数における伝搬波長の1/2以下のできるだけ狭い間隔にしている。

【0048】次に動作について説明する。実施の形態4で説明したように、多層高周波回路基板上の高周波回路を多層高周波回路基板の外部回路と接続する部分において、不要伝搬モードを抑圧し、不要共振を防止するためには、基板側面に接地導体膜を設けて第1の接地導体4と第2の接地導体5を確実に短絡することが望ましい。しかし、グリーンシートなどを積層して同時焼成によってこのような多層高周波回路基板を製造する場合、基板側面に接地導体膜を形成することはスルーホールを形成することに比べて難しくコストがかかる。このため、この実施の形態9においては、複数の接地用スルーホール8を列状に配置して第1の接地導体4と第2の接地導体5を短絡し、接地用スルーホール8の間隔をできるだけ狭くすることによって2つの接地導体を接続するインピーダンスを低くするとともに、基板内層を高周波的にシールドしている。また、接地用スルーホール8を第1の接地導体4の端部に沿って配置することにより、接地用スルーホール8より基板端部側にスタブ状の接地導体パターンは存在せず、図9に示すように接地導体パターンが共振して接続部の反射特性が劣化するという問題は生じない。このように、この実施の形態9では、製造が容易で、高周波特性の良好な多層高周波回路基板を得られるという利点がある。

【0049】実施の形態10。図21はこの発明の実施の形態10を示す多層高周波回路基板の上面パターン図である。図において、19は幅広ストリップ線路パターンである。図19に示した例と同一部分には同一符号を付している。この実施の形態10においては、実施の形態9と同様に多層高周波回路基板上の高周波回路を多層高周波回路基板の外部回路と接続する部分において、第1の接地導体4の端部を基板端部より内側に配置し、第1の接地導体4の端部に沿って複数の接地用スルーホール8を列状に配置して、第1の接地導体4と第2の接地導体を接続している。また、基板端部では、第1の誘電体基板の外表面に設けられたマイクロストリップ線路パターンの幅をその他のマイクロストリップ線路パターンの幅より広げて幅広ストリップ線路パターン19としている。

【0050】次に動作について説明する。高周波回路を多層高周波回路基板の外部回路と接続する部分では、第1の接地導体4がないためマイクロストリップ線路は幅広ストリップ線路パターン19と第2の接地導体5によって構成されている。この基板端部では、第1の接地導体が存在する部分に比べてマイクロストリップ線路パターンと接地導体の間隔が大きくなるため、ストリップ線

路の幅を他の部分と同じにした場合、特性インピーダンスが高くなっているインピーダンスの不整合により高周波信号の反射が生じるという問題が起こる。この実施の形態10においては、第1の接地導体4がない部分において、マイクロストリップ線路のストリップ導体幅を広げることによって、特性インピーダンスを他の部分と同じにしており、それによってインピーダンスの不整合がなくなり、反射特性の良好な多層高周波回路基板の接続部を得るという利点がある。

10 【0051】実施の形態11。図22はこの発明の実施の形態11を示す多層高周波回路基板端部の上面パターン図である。図23は図22の多層高周波回路基板端部の基板断面図である。図において、13はコプレーナ接地導体パターン、14は接地用スルーホールである。図19に示した例と同一部分には同一符号を付している。この実施の形態11においては、実施の形態9と同様に多層高周波回路基板上の高周波回路を多層高周波回路基板の外部回路と接続する部分において、第1の接地導体4の端部を基板端部より内側に配置し、第1の接地導体20 4の端部に沿って複数の接地用スルーホール8を列状に配置して、第1の接地導体4と第2の接地導体を接続している。また、基板端部まで延ばしたマイクロストリップ線路パターン2の両側近傍に、接地用スルーホール14によって接続されたコプレーナ接地導体パターンが配置されており、マイクロストリップ線路はストリップ導体両側近傍に接地導体を有するコプレーナ線路の形状になっている。

【0052】次に動作を説明する。このような構造においては、多層高周波回路基板上のマイクロストリップ線路を伝搬してきた高周波信号のグラウンド電流は、接地導体4からスルーホール14を介してコプレーナ接地導体13に流れるため、多層高周波回路基板の外部回路側にも、同様なコプレーナ接地導体を設けて、ボンディングワイヤなどによってコプレーナ接地導体同士を接続することによって、グラウンド電流の流れる経路が短くなり、多層高周波回路基板の接続部における高周波信号の反射特性が改善されるという利点がある。また、接地用スルーホール8を流れるグラウンド電流が減少するため、多層高周波回路基板内部に励振される不要伝搬モードの発生量をより抑えることができるという利点もある。さらに、コプレーナ接地導体の存在によって、マイクロストリップ線路の特性インピーダンスが低下するため、マイクロストリップ線路パターンの幅を広げることなく、第1の接地導体4が無いことによる特性インピーダンスの上昇を相殺することができるという利点もある。

【0053】実施の形態12。図24はこの発明の実施の形態12を示す多層高周波回路基板端部の上面パターン図である。図25は図24の多層高周波回路基板端部の基板断面図である。図において、8a、8b、8cは

接地用スルーホールである。図19に示した例と同一部分には同一符号を付している。この実施の形態12においては、実施の形態9と同様に多層高周波回路基板上の高周波回路を多層高周波回路基板の外部回路と接続する部分において、第1の接地導体4の端部を基板の端部より内側に配置し、第1の接地導体4の端部に沿って複数の接地用スルーホール8aを列状に配置して、第1の接地導体4と第2の接地導体5を接続している。また、接地用スルーホール列8aの多層高周波回路基板端面と反対側に、平行に第1の接地導体4と第2の接地導体5を接続する接地用スルーホール列8b及び8cを設けている。

【0054】次に動作について説明する。多層高周波回路基板上のマイクロストリップ線路を伝搬してきた高周波信号のグラウンド電流は、接地用スルーホール列8aを介して第1の接地導体4から第2の接地導体5に流れ、多層高周波回路基板外部に接続される。このとき、接地用スルーホールが高周波信号に対して有するインダクタンス分によって、接地導体4、5の間に電位差を生じ、基板内層に不要伝搬モードを発生する。スルーホールの間隔を狭くすれば、不要伝搬モードの発生量は低減できるが、周波数が高くなるにつれて波長に対するスルーホール間隔が広くなるため、不要伝搬モードの発生量は増加する。この実施の形態12では、接地用スルーホール列8aの内側に、さらに同様の接地用スルーホール列8b、8cを設けることによって、基板内層に励振された不要伝搬モードを減衰させている。これによって、より高い周波数においても不要伝搬モードによる結合が少なく高周波特性の良好な多層高周波回路基板が得られるという利点がある。

【0055】実施の形態13. 図26はこの発明の実施の形態13を示す多層高周波回路基板の斜視分解図である。図27は図26の多層高周波回路基板の基板断面図である。図において、20はシールリング、21は接地導体、22は接地ピン、23は蓋、24は接地導体パターン、25、26は接地用スルーホールである。図8に示した例と同一部分には同一符号を付している。シールリング20は誘電体であり、多層高周波回路基板の第1層の誘電体基板1aの上面に積層して設けられている。シールリング20の上面に設けられた接地導体21は、シールリング内部に高周波信号の最高使用周波数における伝搬波長の1/2以下の間隔で設けられた接地用スルーホール25によって、第1の接地導体4と電気的に接続される。蓋23は導体板で構成され、半田付けなどによってシールリング20の上面の接地導体21に電気的に接続を保って取り付けられている。接地ピン22は、接地用スルーホール26によって第1の接地導体4に短絡される第1の誘電体基板1a上の接地導体パターン24と、導体の蓋23の間に挿入され両者の間を電気的に短絡する。

【0056】次に動作について説明する。シールリング20、及び蓋23によって構成された多層高周波回路基板上面の密閉された空間は、多層高周波回路基板上面に設けられたキャビティ11に実装されるMMICなどの半導体素子を保護するための気密封止パッケージとして用いられる。また、上記空間は、シールリング20内のスルーホール25と、導体からなる蓋23、及び第1の接地導体4とによって囲まれているため、外部と高周波的に遮蔽されており高周波信号の不要結合が抑えられて10いる。

【0057】しかし、高周波信号の伝搬波長がシールリングの辺の長さと同程度になるような高い周波数においてこのような構造を使用する場合、シールリング20内のスルーホール25、蓋23及び第1の接地導体4で囲まれた領域内を高周波信号の導波管モードが伝搬するようになり、この導波管モードが定在波を生じて共振を起こし、多層高周波回路基板上の高周波回路の特性に影響を及ぼすという問題が生じる。このとき、共振が起こる周波数は導体で囲まれた領域の形状によって変化し、定20在波の波長が短くなるように領域の形状を変えれば共振周波数を高くすることができる。この実施の形態13においては、接地ピンがない場合に定在波の振幅が最大となる領域中央付近に接地ピン22を設けて、第1の接地導体4と導体の蓋23の間を短絡することによって定在波の波長を短くして、接地ピンがない場合に比べて共振周波数を高めている。誘電体基板の影響を無視し、図28に示すような直方体のキャビティについて、接地ピンがない場合とある場合の共振周波数を計算した結果、接地ピンがない場合の共振周波数を1とすると接地ピンを30設けた場合の共振周波数は1.21となり、短絡ピンによって共振周波数を約20%高くできることがわかる。このように、接地ピン22を用いて第1の接地導体4と導体の蓋23の間を電気的に短絡することによって、上記の気密封止パッケージであるシールリングで囲まれた領域における共振周波数を高めることができ、高い周波数で良好な特性を有する多層高周波回路基板が得られるという利点がある。

【0058】上記の説明では、接地ピン22をシールリング20で囲まれた領域の中央付近に配置した例について説明したが、基板上の部品の配置や線路パターンをさけるためにこれ以外の場所に配置しても同様に共振周波数を高くするという効果が得られる。また、この実施の形態13では、2本の接地ピン22を用いた場合について説明したが、シールリング22で囲まれた領域内の複数の場所により多くの接地ピンを配置することによって共振周波数を高くすることが可能である。

【0059】また、この実施の形態13においては、シールリングとして誘電体からなり、内部に接地用スルーホールを列状に配置したもの用いた場合について説明50したが、内部に列状に接地用スルーホールを配置した誘

電体のリングの上に金属からなるリングを重ねて構成したシールリングなど、第1の接地導体と導体の蓋との間に電気的導通を有する他の構成のシールリングを用いた場合でも、この原理は同様に成り立つ。

【0060】実施の形態14. 図29はこの発明の実施の形態14を示す多層高周波回路基板の斜視分解図である。図30は図29に示す多層高周波回路基板の基板断面図である。図において、28は導体ブロックである。図27に示した例と同一部分には同一符号を付している。導体ブロック28は、接地用スルーホール26によって第1の接地導体4に接続された第1層の誘電体基板1a上の接地導体パターン24と、導体の蓋23との間に挿入され両者の間を電気的に接続する。また、導体ブロック28は、シールリング内の空間を2つの小さな空間に分割するように壁のような形状をしている。

【0061】実施の形態14は、図2-6の実施の形態13と同様の動作原理、及び利点を有するとともに、壁状の導体ブロック28がシールリング内部の空間を2つの小さな空間に分割する仕切板として2つの空間の間の高周波回路の結合を抑える作用をするため、高周波回路の不要結合の少ない多層高周波回路基板が得られるという利点も有する。

【0062】なお、上記の説明では、導体ブロックを用いた場合について説明したが、導体ブロックの代わりに、内部に接地導体パターン24と蓋23の間を電気的に接続するための複数の接地用スルーホールを設けた誘電体のブロックを用いた場合でも、同様の動作原理、及び利点が得られる。また、この場合は、シールリングと同様の製造方法でブロックを形成できるため、製造が容易になるという利点もある。

【0063】また、ここでは、2つの導体ブロックを用いてシールリングで囲まれた空間を2つの小さな空間に分割した場合について説明したが、これに限らず多層高周波回路基板上に配置する高周波回路の構成に応じて、所要の数の導体ブロックを用いてシールリングで囲まれた空間をさらに多くの空間に分割してもよい。

【0064】実施の形態15. 図31はこの発明の実施の形態15を示す多層高周波回路基板の基板断面図である。図において、29は導電性ラバーシートである。図29、図30に示した例と同一部分には同一符号を付している。導体ブロック28は、接地用スルーホール26によって第1の接地導体4に接続された第1層の誘電体基板1a上の接地導体パターン24に半田付けや導電性接着剤などによって固定されており、導体ブロック28と蓋23の間に導電性ラバーシート29が挿入され、導体ブロック28と蓋23の間を電気的に接続している。

【0065】実施の形態15を示す図31は、図29の実施の形態14と同様の動作原理、及び利点を有するとともに、導体ブロック28と蓋23の間に導電性のラバーシート29を挿入しているため、予めシールリング2

0の高さより導体ブロック28の高さを若干低くしておけば、製造誤差などにより両者の高さの間にずれが生じても、導電性ラバーシート29の厚さの変化によって、蓋23とシールリング20上面の接地導体パターン24の間、及び蓋23と導体ブロック28の間の電気的接触がそれぞれ確実に保てるという利点も有する。

【0066】なお、上記の説明では、導電性ラバーシートを用いた場合について説明したが、細い線状導体を編んだ導電性の網など、圧力によって変形し、かつ導電性を保つことが可能な素材であれば、同様の動作原理、及び利点が得られる。

【0067】実施の形態16. 図32はこの発明の実施の形態16を示す多層高周波回路基板の基板断面図である。図において、30は蓋23に開けられた半田付け用の穴、31は半田である。穴30は蓋23が導体ブロック28と接する部分に導体ブロックの幅より狭い幅で開けられている。図29、図30に示した例と同一部分には同一符号を付している。導体ブロック28は、接地用スルーホール26によって第1の接地導体4に接続する第1層の誘電体基板1a上の接地導体パターン24に半田付けや接着剤などによって固定されている。導体ブロック28の高さは、シールリング20の高さより低くなっている。導体ブロック28と蓋の間の電気的接続は、蓋23をシールリングに半田付けなどによって接続した後に、蓋23に開けられた穴から半田を流し込んで行われる。

【0068】図32の実施の形態16は、図29の実施の形態14と同様の動作原理、及び利点を有するとともに、蓋をシールリング20に取り付けた後に導体ブロック28と蓋23の間を半田付けによって接続できるため、蓋とシールリングの間、及び蓋と導体ブロックの間、それぞれを確実に接続できるという利点も有する。

【0069】なお、上記の説明では、半田を用いて蓋と導体ブロックの間の接続を行った場合について説明したが、導電性接着剤などを用いた場合も同様の動作原理、及び利点がある。

【0070】実施の形態17. 図33はこの発明の実施の形態17を示す多層高周波回路基板の基板断面図である。図において、32は金属スプリングコイルである。

図26、27、29、30に示した例と同一部分には同一符号を付している。金属スプリングコイル32は、接地用スルーホール26によって第1の接地導体4に接続された第1層の誘電体基板1a上の接地導体パターン24に半田付けや接着剤などによって固定されている。金属スプリングコイル32の長さはシールリング20の高さより高く、蓋23をシールリング20に半田付けなどによって接続する際に、蓋23によって押し縮められることによって、蓋と23と電気的な接続を保つ。

【0071】実施の形態17を示す図33は、図26の実施の形態13と同様の動作原理、及び利点を有すると

ともに、接地導体パターン24と蓋23の間を金属スプリングコイルを用いて電気的に接続しているため、蓋23とシールリング20の間を接続するだけで組立ができる、製造が容易になるという利点も有する。

【0072】なお、上記の説明では、金属スプリングコイルを用いた場合について説明したが、燐青銅板を用いた板バネなど他のバネ状の導体を用いた場合も同様の動作原理、及び利点がある。

【0073】

【発明の効果】以上のように、請求項1に係わる発明によれば、多層高周波回路基板の外表面上のバイアスパターンと内層バイアスパターンを接続するバイアス接続用スルーホールを貫通させるために第1の接地導体に開けた穴の周辺に、第1と第2の接地導体を接続する接地用スルーホールを高周波信号の最高使用周波数における搬送波長の1/2以下の間隔で配置し、第1と第2の接地導体を高周波的に短絡することにより、バイアスパターンに漏れ込んだ高周波信号が、多層高周波回路基板の第1と第2の接地導体に挟まれた内層を伝搬線路とする不要伝搬モードに変換されて、基板上の高周波回路との不要結合や、他の内層バイアスパターンとの不要結合による高周波特性の劣化を抑えることが可能な多層高周波回路基板を得ることができる。

【0074】また、請求項2に係わる発明によれば、第1と第2の接地導体を接続する複数のスルーホールを高周波信号の最高使用周波数における伝搬波長の1/2以下の間隔でほぼ等間隔に配置して構成されたスルーホール列によって、多層高周波回路基板の第1と第2の接地導体で挟まれた内層を高周波的に遮蔽された2以上の領域に区切ることにより、多層誘電体基板内層に励振される不要伝搬モードが自由に伝搬できず、上記区切られた領域の高周波回路間の不要結合による高周波特性の劣化を抑えることが可能な多層高周波回路基板を得ることができる。

【0075】また、請求項3に係わる発明によれば、高周波信号を多層高周波回路基板の外部回路と接続する接続部分を全て多層高周波回路基板の外表面上に配置し、多層高周波回路基板の外周側面の全周にわたって第1と第2の接地導体の間を接地導体膜によって短絡することにより、高周波信号の上記接続部における反射特性が良好で、かつ上記接続部のある基板端面を介して基板内層に不要伝搬モードが励振されず、また他の内層バイアスパターンとの間で不要結合を生ぜず、高周波特性の劣化を抑えることが可能な多層高周波回路基板を得ることができる。

【0076】また、請求項4に係わる発明によれば、高周波信号を多層高周波回路基板の外部回路と接続する接続部分を全て多層高周波回路基板の外表面上に配置し、多層高周波回路基板の外周側面のうちマイクロストリップ線路パターンを外部回路と接続する外周側面では第1

と第2の接地導体の間を接地導体膜によって短絡し、その他の外周側面では高周波信号の最高使用周波数における伝搬波長の1/2以下の間隔でほぼ等間隔に配置した接地用半割りスルーホール列によって第1と第2の接地導体を短絡することにより、高周波信号の上記接続部における反射特性が良好で、かつ上記接続部のある基板端面を介して基板内層に不要伝搬モードの発生を少なくでき、また他の内層バイアスパターンとの間で不要結合を生ぜず、高周波特性の劣化を抑えることが可能な多層高周波回路基板を得ることができる。

【0077】また、請求項5に係わる発明によれば、請求項3または請求項4に係わる発明の効果に加えて、マイクロストリップ線路パターンを多層高周波回路基板の外部回路と接続する接続部において、マイクロストリップ線路パターンの両側近傍にコプレーナ接地導体パターンを配置することにより、多層高周波回路基板と外部回路との間でグラウンドを最短距離で接続でき、反射特性の良好な多層高周波回路基板を得ることができる。

【0078】また、請求項6に係わる発明によれば、多層高周波回路基板の第1層から所要の中間層の誘電体基板まで貫通した半導体素子を実装するためのキャビティとそのキャビティの底面全域に接地導体パターンを設け、上記キャビティの内周側面の第1の接地導体とキャビティ底面の接地導体パターンとの間を全内周にわたって接続する接地導体膜を設けたことにより、上記キャビティに実装する半導体素子と多層高周波回路基板の高周波回路を接続する接続部における反射特性が良好で、かつ接続部における不要伝搬モードの発生を少なくできる多層高周波回路基板を得ることができる。

【0079】また、請求項7に係わる発明によれば、多層高周波回路基板の第1層から最下層の誘電体基板まで貫通した半導体素子を実装するためのキャビティを設け、上記キャビティの内周側面の第1と第2の接地導体の間を全内周にわたって接続する接地導体膜を設けたことにより、上記キャビティに実装する半導体素子と多層高周波回路基板の高周波回路を接続する接続部における反射特性が良好で、かつ接続部における不要伝搬モードの発生を少なくできる多層高周波回路基板を得ることができる。

【0080】また、請求項8に係わる発明によれば、高周波信号を多層高周波回路基板の外部回路と接続するため、マイクロストリップ線路パターンを基板端部まで延ばした接続部分の、裏面の上記マイクロストリップ線路のグラウンドを構成する第1の接地導体端部を上記基板端部より内側に配置し、上記第1の接地導体端部に沿って第1と第2の接地導体の間を短絡する複数の接地用スルーホールを、高周波信号の最高使用周波数における伝搬波長の1/2以下の間隔で列状とし1列または複数列配置したことにより、上記スルーホール列と基板端部の間ににおいて上記第1の接地導体が存在しないため、反射

特性が良好で、基板内層への不要伝搬モードの発生量が少ない接続部をもち、また基板外周側面に接地導体膜を形成しないため製造が容易な多層高周波回路基板を得ることができる。また第1の接地導体端部に沿って第1と第2の接地導体の間を短絡する接地用スルーホール列を複数列配置する場合基板内層への不要伝搬モードの発生量をさらに低減させることができる。

【0081】また、請求項9に係わる発明によれば、請求項8に係わる発明の効果に加えて、マイクロストリップ線路パターンを多層高周波回路基板の外部回路と接続するため基板端部まで延ばした接続部分を、他のマイクロストリップ線路パターンより幅の広いパターンしたことにより、マイクロストリップ線路の接続部分の特性インピーダンスを補正して、上記接続部分の反射特性が良好な多層高周波回路基板を得ることができる。

【0082】また、請求項10に係わる発明によれば、請求項8に係わる発明の効果に加えて、マイクロストリップ線路パターンを多層高周波回路基板の外部回路と接続するため基板端部まで延ばした接続部分の両側近傍に、第1の接地導体と接地用スルーホールによって短絡するコプレーナ接地導体パターンを設けたことにより、外部回路側も同様構造として接続するときグラウンド電流経路が短くなり、上記接続部分の反射特性が良好な多層高周波回路基板を得ることができる。

【0083】また、請求項11に係わる発明によれば、多層高周波回路基板の第1層から所要の中間層または最下層の誘電体基板まで貫通した半導体素子を実装するためのキャビティを有し、上記第1層の誘電体基板の上面に、高周波的に遮蔽手段を有する枠状の誘電体基板と、その上に被せる導体の蓋とを密着させて構成する空間を設けて、上記キャビティに実装する半導体素子を保護し高周波的に遮蔽する気密パッケージとし、上記気密パッケージの内部に上記導体の蓋と上記第1の接地導体との電気的な短絡手段を設けることにより、上記気密パッケージにおける導波管モードの共振周波数を高めて、より高い周波数で使用可能な多層高周波回路基板を得ることができる。

【0084】また、請求項12に係わる発明によれば、請求項11に係わる発明の効果に加えて、気密パッケージの内部に導体の蓋と第1の接地導体との電気的な短絡手段として、第1層の誘電体基板上に上記第1の接地導体と接地用スルーホールで接続された接地導体パターンを配置し、上記導体の蓋と上記接地導体パターンとの間に壁状の導体ブロック、もしくは内部に上記第1の接地導体と接続する接地用スルーホールを有する壁状の誘電体ブロックを設けたことにより、上記気密パッケージ内を複数の領域に分割でき、夫々の領域の導波管モードの共振周波数が高くなるだけでなく、夫々の領域に存在する高周波回路間の不要結合を抑圧することが可能な多層高周波回路基板を得ることができる。

【0085】また、請求項13に係わる発明によれば、請求項12に係わる発明の効果に加えて、気密パッケージを構成する導体の蓋と、第1の接地導体との電気的な短絡手段として設けた壁状の導体ブロック、もしくは内部に接地用スルーホールを有する壁状の誘電体ブロックとの間に、導電性を有するとともに圧力によって変形するシートを設けたことにより、気密パッケージの寸法と壁状の導体ブロック、もしくは内部に接地用スルーホールを有する壁状の誘電体ブロックの寸法に製造誤差を伴つても、蓋とブロックの間の電気的な接続を確実にできる多層高周波回路基板を得ることができる。

【0086】また、請求項14に係わる発明によれば、請求項12に係わる発明の効果に加えて、気密パッケージを構成する導体の蓋と、第1の接地導体との電気的な短絡手段として設けた壁状の導体ブロック、もしくは内部に接地用スルーホールを有する壁状の誘電体ブロックとを電気的に接続する半田または導電性接着剤を挿入する穴を上記導体の蓋に設けたことにより、導体の蓋を高周波的に遮蔽手段を有する枠状の誘電体基板に取り付けた後に、上記穴から半田または導電性接着剤を挿入するか溶接を行い壁状のブロックと蓋の電気的接触を保つため、蓋と上記高周波的に遮蔽手段を有する枠状の誘電体基板の間、及び蓋と壁状のブロックの間それぞれで、電気的な接続を確実に行うことが可能な多層高周波回路基板を得ることができる。

【0087】また、請求項15に係わる発明によれば、請求項11に係わる発明の気密パッケージの内部に導体の蓋と第1の接地導体との電気的な短絡手段として、第1層の誘電体基板上に上記第1の接地導体と接地用スルーホールで接続された接地導体パターンを配置し、上記導体の蓋と上記接地導体パターンとの間にバネ状の導体を設けたことにより、蓋と接地導体パターンの間の電気的接続を容易かつ確実に行うことが可能な多層高周波回路基板を得ることができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1を示す多層高周波回路基板に半導体素子を実装した外観図である。

【図2】 この発明の実施の形態1を示す多層高周波回路基板の上面パターン図である。

【図3】 図2の多層高周波回路基板のA A'断面図である。

【図4】 多層高周波回路基板内層を伝搬する不要伝搬モードを説明する模式図である。

【図5】 この発明の実施の形態2を示す多層高周波回路基板の上面パターン図である。

【図6】 図5の多層高周波回路基板のB B'断面図である。

【図7】 この発明の実施の形態3を示す多層高周波回路基板の上面パターン図である。

【図8】 この発明の実施の形態4を示す多層高周波回

路基板の斜視図である。

【図 9】 従来の多層高周波回路基板の接続部の高周波信号接地電流の流れを説明する模式図である。

【図 10】 この発明の実施の形態 4 を示す多層高周波回路基板の接続部の高周波信号接地電流の流れを説明する模式図である。

【図 11】 この発明の実施の形態 5 を示す多層高周波回路基板の斜視図である。

【図 12】 この発明の実施の形態 6 を示す多層高周波回路基板の斜視図である。

【図 13】 図 12 の多層高周波回路基板端部の基板断面図である。

【図 14】 図 12 の多層高周波回路基板接続部の細部構造を説明する図である。

【図 15】 この発明の実施の形態 7 を示す多層高周波回路基板の斜視図である。

【図 16】 図 15 の多層高周波回路基板に半導体素子を実装した場合の基板断面図である。

【図 17】 この発明の実施の形態 8 を示す多層高周波回路基板の斜視図である。

【図 18】 図 17 の多層高周波回路基板に半導体素子を実装した場合の基板断面図である。

【図 19】 この発明の実施の形態 9 を示す多層高周波回路基板端部の上面パターン図である。

【図 20】 図 19 の多層高周波回路基板端部の基板断面図である。

【図 21】 この発明の実施の形態 10 を示す多層高周波回路基板端部の上面パターン図である。

【図 22】 この発明の実施の形態 11 を示す多層高周波回路基板端部の上面パターン図である。

【図 23】 図 22 の多層高周波回路基板端部の基板断面図である。

【図 24】 この発明の実施の形態 12 を示す多層高周波回路基板端部の上面パターン図である。

【図 25】 図 24 の多層高周波回路基板端部の基板断面図である。

【図 26】 この発明の実施の形態 13 を示す多層高周波回路基板の斜視分解図である。

【図 27】 図 26 の多層高周波回路基板の基板断面図である。

【図 28】 この発明の実施の形態 13 の効果を説明する模式図である。

【図 29】 この発明の実施の形態 14 を示す多層高周波回路基板の斜視分解図である。

【図 30】 図 29 の多層高周波回路基板の基板断面図である。

【図 31】 この発明の実施の形態 15 を示す多層高周波回路基板の基板断面図である。

【図 32】 この発明の実施の形態 16 を示す多層高周波回路基板の基板断面図である。

【図 33】 この発明の実施の形態 17 を示す多層高周波回路基板の基板断面図である。

【図 34】 従来の多層高周波回路基板を示す斜視図である。

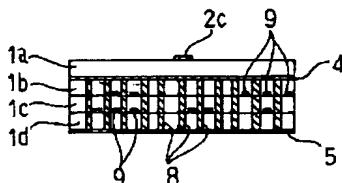
【図 35】 従来の多層高周波回路基板における不要伝搬モードについて説明する模式図である。

【図 36】 従来の多層高周波回路基板における不要伝搬モードについて説明する模式図である。

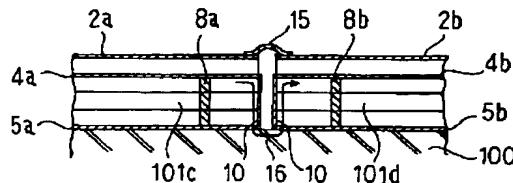
【符号の説明】

- 20 1 a ~ 1 d 誘電体基板、 2 a ~ 2 c マイクロストリップ線路パターン、 3 a ~ 3 h バイアスパターン、
4, 4 a ~ 4 d 接地導体、 5, 5 a ~ 5 c 接地導体、
6 バイアス接続用スルーホール、 7 接地導体の穴、
8, 8 a ~ 8 c 接地用スルーホール、 9, 9 a, 9 b
内層バイアスパターン、 10 接地導体膜、 11, 1
1 a, 11 b キャビティ、 12 接地用半割スルーホール、
13 コプレーナ接地導体パターン、 14 接地
用スルーホール、 15 ボンディングワイヤ、 16 グ
ラウンド電流、 17 接地導体パターン、 18 接地導
30 体膜、 19 幅広マイクロストリップ線路パターン、 2
0 シールリング、 21 接地導体、 22 接地ピン、 2
3 蓋、 24 接地導体パターン、 25 接地用スルーホール、
26 接地用スルーホール、 27 導体壁、 2
8 導体ブロック、 29 導電性ラバーシート、 30
半田付け用の穴、 31 半田、 32 金属スプリングコ
イル、 35 オープンスタブパターン、 36 不要伝搬
モードの電界、 37 不要伝搬モードの伝搬方向、 38
高周波信号、 39 不要伝搬モード、 100 キャリ
ア、 101 a ~ 101 d 多層高周波回路基板、 102
40 半導体素子 (MMICなど)。

【図 6】

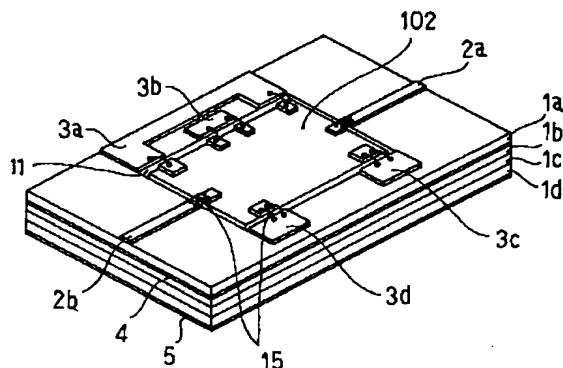


【図 10】



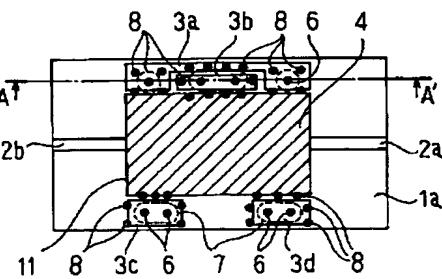
101c, 101d: 多層高周波回路基板

【図1】



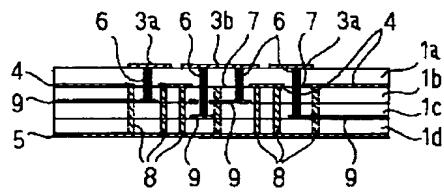
1a~1d: 誘電体基板
 2a, 2b: マイクロストリップ線路パターン
 3a~3d: バイアスパターン
 4, 5: 接地導体
 11: キャビティ
 15: ポンディングワイヤ
 102: 半導体素子 (MMIC)

【図2】



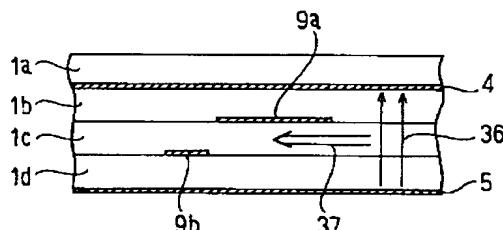
6: バイアス接続用スルーホール
 7: 接地導体の穴
 8: 接地用スルーホール

【図3】



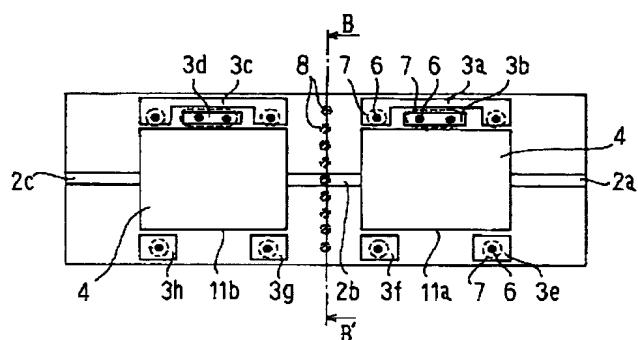
9: 内層バイアスパターン

【図4】



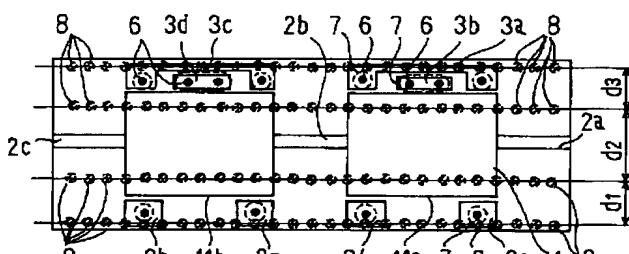
9a, 9b: 内層バイアスパターン
 36: 不要伝搬モードの電界
 37: 不要伝搬モードの伝搬方向

【図5】

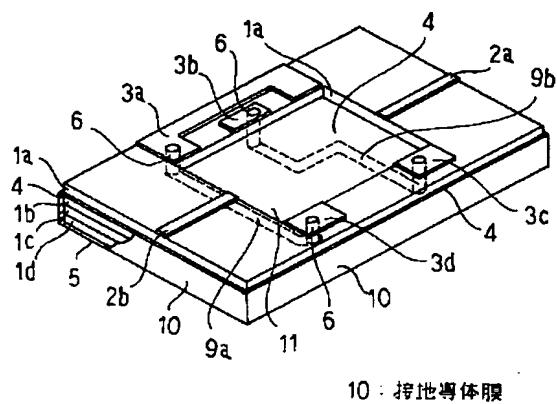


2c: マイクロストリップ線路パターン
 3e ~ 3h: バイアスパターン
 11a, 11b: キャビティ

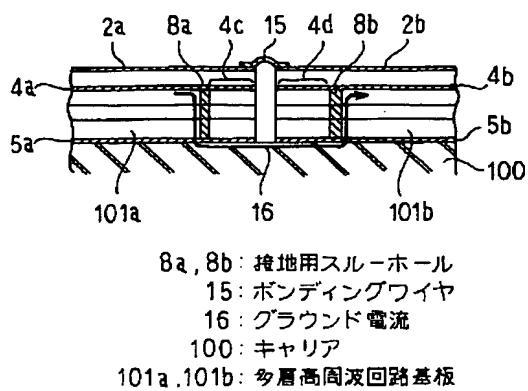
【図7】



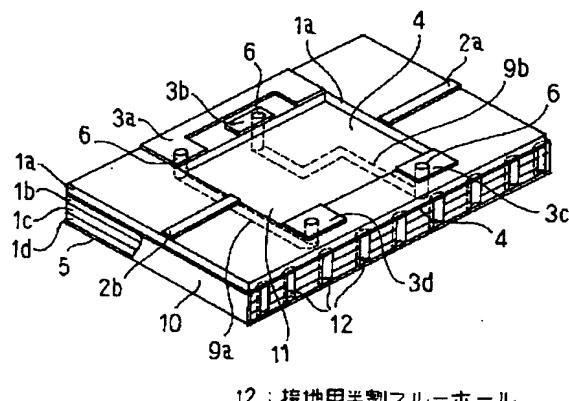
【図8】



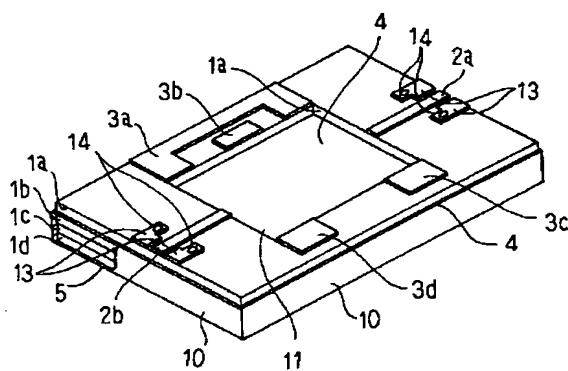
【図9】



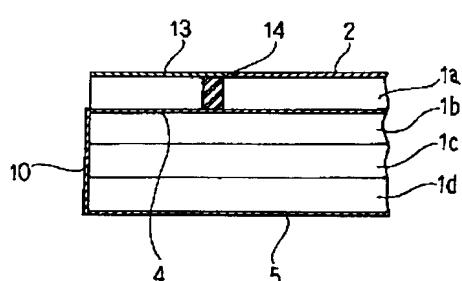
【図11】



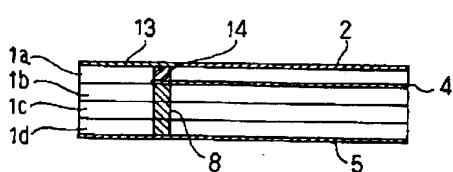
【図12】



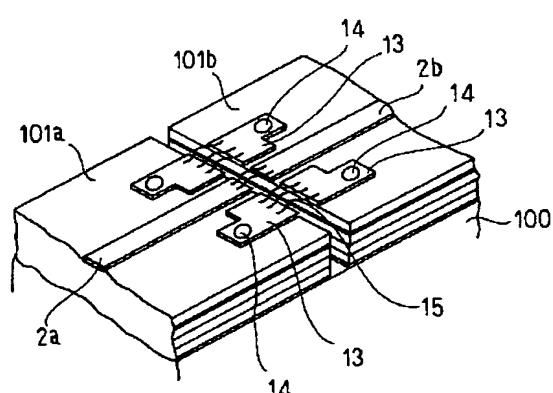
【図13】



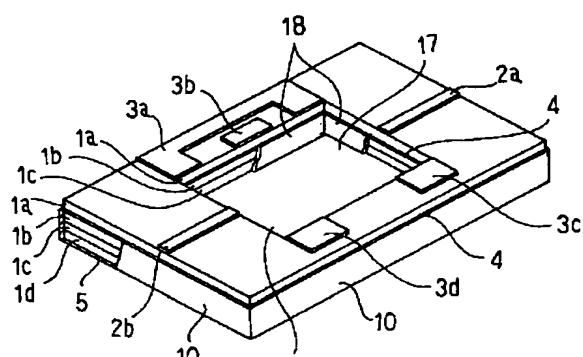
【図23】



【図14】

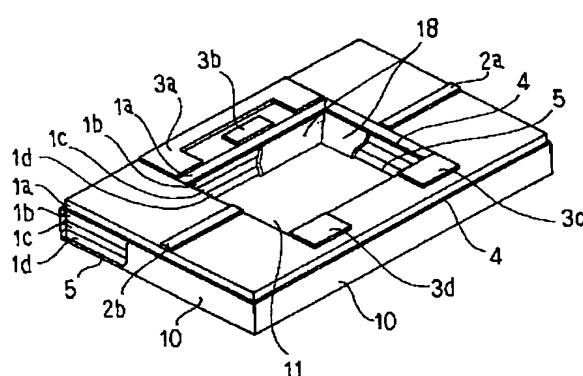


【図15】

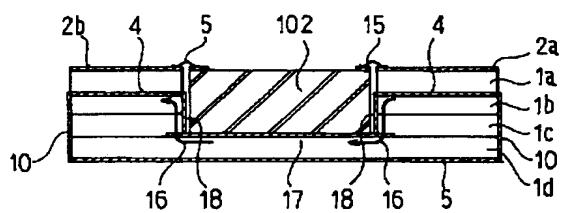


17 : 接地導体パターン
18 : 接地導体膜

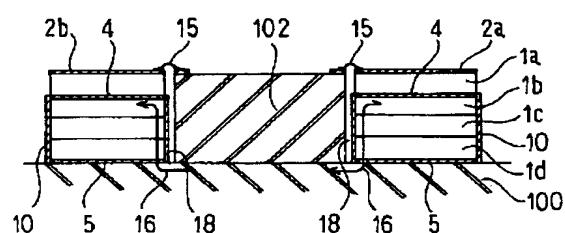
【図17】



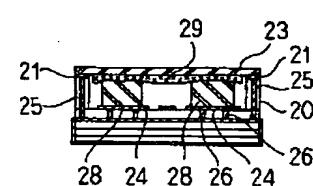
【図16】



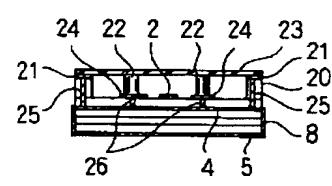
【図18】



【図31】

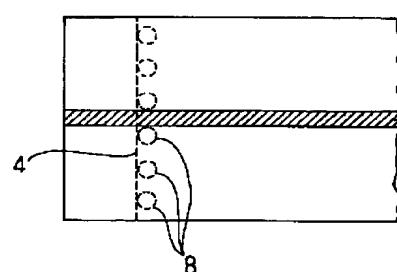


【図27】

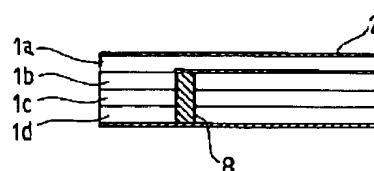


25, 26 : 接地用スルーホール

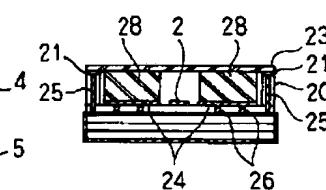
【図19】



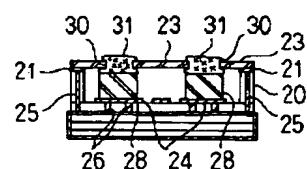
【図20】



【図30】

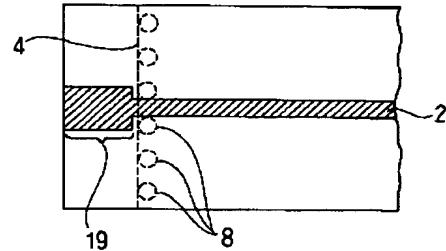


【図32】



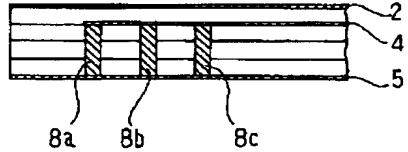
30 : 半田付け用の穴
31 : 半田

【図21】

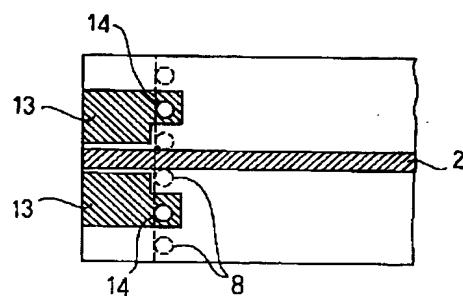


19 : 幅広マイクロストリップ線路パターン

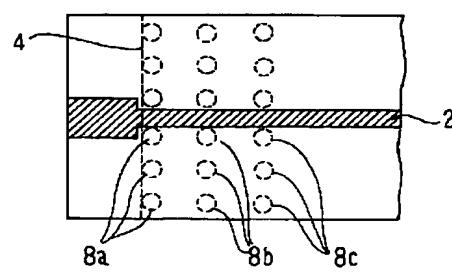
【図25】



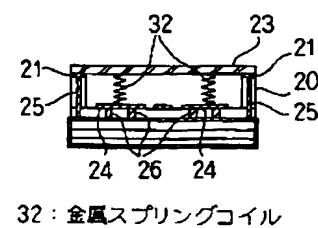
【図22】



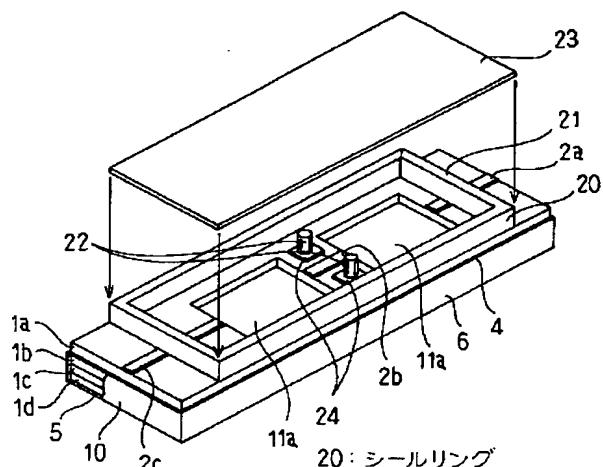
【図24】



【図33】

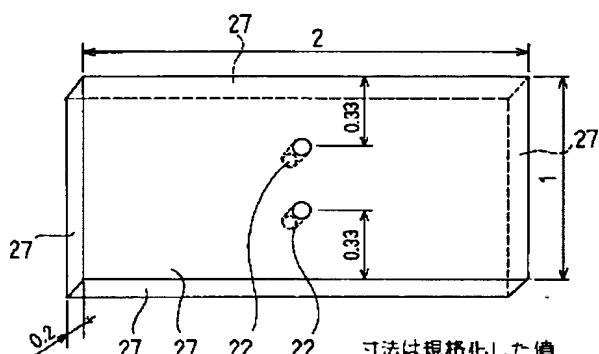


【図26】



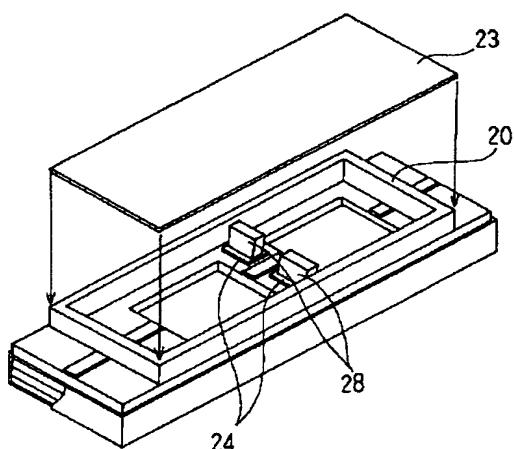
20: シールリング
21: 接地導体
22: 接地ピン
23: 蓋
24: 接地導体パターン

【図28】



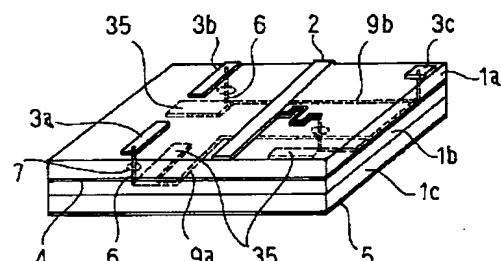
22: 接地ピン
27: 導体壁

【図29】

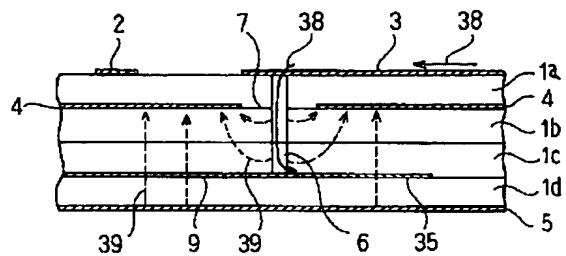


28: 導体ブロック

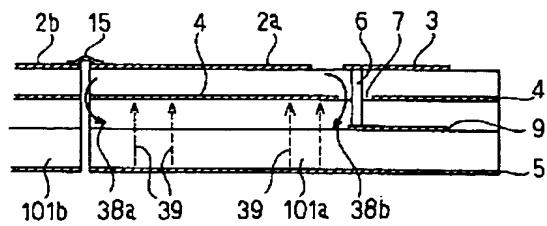
【図34】



【図35】



【図36】



フロントページの続き

(72) 発明者 竹内 紀雄
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内